

8253 / 8253-5 可编程计时器

8253 是作为 Intel 公司的微型计算机外围器件而设计的一种可编程计数器 / 计时器器件。它是用 N 沟道 MOS 工艺制成的，只需一组 +5V 电源。

该器件包含三个独立的 16 位计数器，每个计数器的计数速率都可达到 2MHz。所有的工作方式都是软件可编程的。

主要技术特性

- 8253-5 与 MCS-85 兼容；
- 有三个独立的十六位计数器；
- 计数频率范围是 0~2MHz；
- 可编程计数器方式；
- 二进制或二十进制计数；
- 一组 +5V 电源；
- 24 条引脚双列直插式封装。

引脚安排

如图 1-3-14 所示。

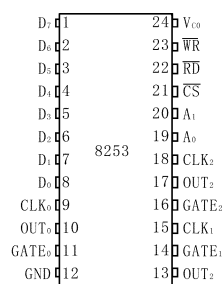


图 1-3-14 8253/8253-5 的引脚图

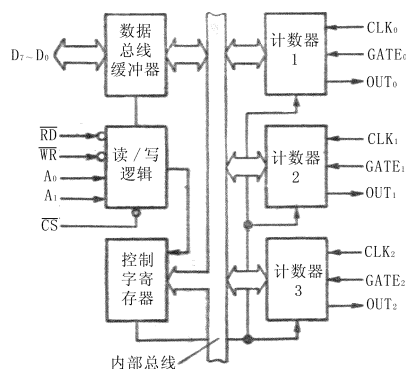


图 1-3-15 8253/8253-5 的内部结构框图

内部结构

如图 1-3-15 所示。

功能说明

8253 的功能是由多个通用的定时元件实现的，这些定时元件可被系统软件看作一系列 I/O 口。8253 能在软件控制下产生一系列准确的时间延迟，系统软件用不着再建立定时循环。程序员只需适当设置 8253，将要求的数值预置入 8253 的一个计数器中。8253 将根据命令计算延时，并在完成延时任务时中断 CPU。显然，这样做使软件开销最省，且可通过适当分配优先级的办法很容易地实现多级延迟。

8253 还具有计数器 / 计时器功能。例如：

- 可编程频率发生器；
- 事件计数器；
- 二进制倍频器；
- 实时时钟；
- 数字单稳；
- 复杂的电机控制器。

1. 数据总线缓冲器这个三态、双向和八位的缓冲器用于将 8253 与系统数据总线连接起来。CPU 执行输入 / 输出指令时缓冲器就发送或接收数据。数据总线缓冲器有三个基本功能：

- 通过编程确定 8253 的工作方式；
- 向计数寄存器装入数据；

• 读出计数值。

2. 读 / 写逻辑读 / 写逻辑接受来自系统总线的输入，然后产生控制整个器件工作的控制信号。由 CS 信号来允许或禁止读写逻辑的工作，因此除非该器件被系统逻辑选中，否则不会发生改变其功能的操作。

3. RD (读) 这个输入端上的低电平信号告知 8253，CPU 正在输入计数值。

4. WR (写) 这个输入端上的低电平信号告诉 8253，CPU 正在输出工作方式信息或向计数器装入数据。

5. A_0A_1 这两个输入端通常连接到地址总线上。其作用是选择三个计数器中的一个以及选择控制字寄存器以便选择工作方式。

6. CS (选片) 这个输入端上的低电平信号将启用 8253。除非器件被选中，否则不会发生读或写操作。CS 输入信号对计数器的实际操作没有影响 (见表 1-3-2)。

表 1-3-2 8253 的功能

CS	RD	WR	A_1	A_0	
0	1	0	0	0	装入计数器 0
0	1	0	0	1	装入计数器 1
0	1	0	1	0	装入计数器 2
0	1	0	1	1	写方式字
0	0	1	0	0	读计数器 0
0	0	1	0	1	读计数器 1
0	0	1	1	0	读计数器 2
0	0	1	1	1	无操作三态
1	×	×	×	×	禁止三态
0	1	1	×	×	无操作三态

7. 控制字寄存器当 $A_0A_1=11$ 时选中控制字寄存器。然后它接收来自数据总线缓冲器的信息，并把它存到一个寄存器内，存入这个寄存器的信息将控制着每个计数器的工作方式、选择用二进制或二十进制方式计数以及向每个计数寄存器装入数据。

控制字寄存器只能写入，而没有读出操作。

8. 计数器 0、计数器 1、计数器 2 这三个计数器的工作是相同的，每个计数器由一个十六位可预置的减法计数器组成。计数器能够用二进制或二十进制计数、而且它的输入、选通和输出是通过存在控制字寄存器中的方式选择字控制的。每个计数器的工作方式配置和计数方式 (二进制或二十进制) 是独立的。而且，控制字有控制装入计数值的功能，使得用于这些功能的软件开销最省。

在事件计数应用中，程序员可利用简单的读操作读出每个计数器的内容。而且，8253 还有专用的命令和逻辑电路，能在不停止时钟输入的情况下，即在“运行过程中”读出每个计数器的内容。

8253 系统接口

8253 是 Intel 微型机系统的一个部件，其连接方式与系列中所有其它外围器件相同。系统软件把它当作一系列外围 I/O 口。其中三个口是计数器，第四个口是针对工作方式编程用的控制寄存器。

选择输入端 A_0 、 A_1 通常连接到 CPU 的 A_0 、 A_1 地址总线上。CS 信号可以使用线选法直接接至地址总线，或者连接到译码器的输出端。

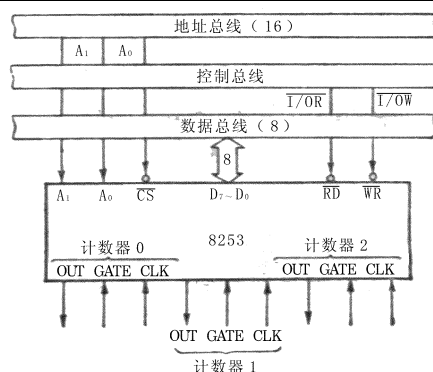


图 1-3-16 8253 的系统接口

使用说明

8253 的全部功能都是通过系统软件编程确定的。CPU 必须送出一组控制字，将 8253 的每个计数器预置成要求的方式和数值。预置之前，任何计数器的工作方式、计数值和输出都是不确定的。这些控制字规定工作方式、装入顺序并选择用二进制或二一十进制计数。

8253 一旦编程以后，就准备完成规定的任务。

每个计数器的计数操作彼此完全独立。片内还提供了附加逻辑，以消除微型计算机系统为监控和管理外部的异步事件或频率而产生的一般性问题。

1. 控制字格式

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
SC ₁	SC ₀	RL ₁	RL ₀	M ₂	M ₁	M ₀	BCD

SC—选择计数器

SC ₁	SC ₀	
0	0	选择计数器 0
0	1	选择计数器 1
1	0	选择计数器 2
1	1	非法

RL—读 / 装入

RL ₁	RL ₀	
0	0	计数器锁存操作 (详见读 / 写过程部分的内容)
1	0	只是读 / 装入高字节
0	1	只是读 / 装入低字节
1	1	先读 / 装入低字节, 然后读 / 装入高字节

M—方式

M ₂	M ₁	M ₀	
0	0	0	方式 0
0	0	1	方式 1
×	1	0	方式 2
1	1	1	方式 3
1	0	0	方式 4
1	0	1	方式 5

BCD

0	十六位二进制计数器
1	二十进制计数器 (4 个十进制)

2. 8253 的程序编制每个计数器的所有方式都是由系统软件通过简单的 I / O 操作来设定的。

8253 每个计数器的编程是通过向控制字寄存器写入控制字 ($A_0A_1=11$) 而分别实现的。

3. 装入计数器只有当计数值 (一个或两个字节, 取决于 RL 位的状态) 写入 8253, 并经过一个时钟上升沿和一个下降沿之后, 数值才装入计数寄存器。在时钟下降之前读出的计数器内容均无效。

4. 方式定义

方式 0: 计数结束中断

方式设定操作以后输出变为低电平。当计数值装入选定的计数寄存器以后, 输出将保持低电平, 计数器开始计数。当计数结束时, 输出变为高电平, 并且一直保持到该计数寄存器装入新的工作方式或计数值为止。计数结束之前, 计数器将不断进行减计数。

在计数期间重新对计数寄存器进行装入, 将出现以下情况:

(1) 写入第一字节停止现行计数过程。

(2) 写入第二字节开始新的计数过程。

当 GATE 输入端处于高电平时, 允许计数; 处于低电平时便禁止计数。

方式 1: 可编程单稳

在 GATE 输入信号上升沿以后的计数过程中, 输出将变为低电平。计数结束时输出将变为高电平。若输出为低电平时装入一个新计数值; 则在下一次触发之前将不影响单稳脉冲的宽度, 任何时刻都可读出数值而不影响单稳脉冲。单稳是重触发性的。因而, 在任何 GATE 输入信号上升沿以后, 输出端将在足够的计数周期内保持低电平。

方式 2: 频率发生器

N 分频计数器。输出变为低电平的时间是一个输入时钟周期。从一个输出脉冲到下一个输出脉冲之间的时间等于输入至计数寄存器中的计数值。如果在两个输入脉冲之间对计数寄存器重新进行装入, 则现行计数过程不受影响。但是下一周期将反映新数值。当 GATE 输入端为低电平时, 将迫使输出为高电平。当 GATE 输入端变高电平时, 计数器从预置的计数值开始计数。这样, GATE 输入信号就能用来对计数器进行同步。若设定为这个方式, 则在计数寄存器重新进行装入之前输出将保持高电平。所以, 输出信号也能用软件来同步。

方式 3: 方波频率发生器

方式 3 类似于方式 2, 只是在计数完成一半 (对偶数而言) 之前输出保持高电平, 对另一半计数时输出将变为低电平。如果计数值是奇数, 对 $N+1/2$ 进行计数时输出是高电平, 而对 $N-1/2$ 进行计数时输出则是低电平。如果计数寄存器在计数期间重新装入新值, 这个新值将在计数输出跳变以后立即反映出来。

方式 4 软件触发的选通信号

在设定为该方式以后, 输出将是高电平。装入计数值时, 计数器开始计数。在计数结束时, 输出将变低一个输入时钟周期, 然后再次变为高电平。如果计数寄存器在两个输出脉冲之间重新装入新值, 则现行周期不受影响, 但是下一周期将反映新值。GATE 输入端是低电平时将禁止计数。重新装入计数寄存器将再次从新值开始启动计数 (见表 1-3-3)。

方式 5: 硬件触发的选通信号

在触发输入信号的上升沿之后, 计数器将开始计数。当计数结束时, 计数器的输出将变低一个时钟周期。计数器可重触发。在任何触发脉冲上升沿之后, 经过足够数目的计数时钟周期输出才变为低电平。

8253 读 / 写过程

1. 写操作 系统软件必须根据所要求的工作方式和计数值对 8253 每个计数器进行编程 (见表 1-3-4 和表 1-3-5)。在实际使用所选定的计数器之前, 程序员必须向 8253 写入方式控制字和规定数目的计数寄存器字节 (一个或两个字节)。

表：1-3-3 GATE 引脚操作一览表

信号状态 方式	低电平或 变低电平	升高	高电平
0	禁止计数	—	允许计数
1	—	1) 开始计数 2) 下一个时钟后输出 复位	—
2	1) 禁止计数 2) 立即置输出为高电平	1) 计数器重新装入 2) 开始计数	允许计数
3	1) 禁止计数 2) 立即置输出高电平	开始计数	允许计数
4	禁止计数	—	允许计数
5	—	开始计数	—

表 1-3-4 编程格式

	方式控制字 (计数器 n)
LSB	计数寄存器字节 (计数器 n)
MSB	计数寄存器字节 (计数器 N)

注：所示格式是装入 8253 的一个简单例子，并不意味着它是可用的唯一格式。

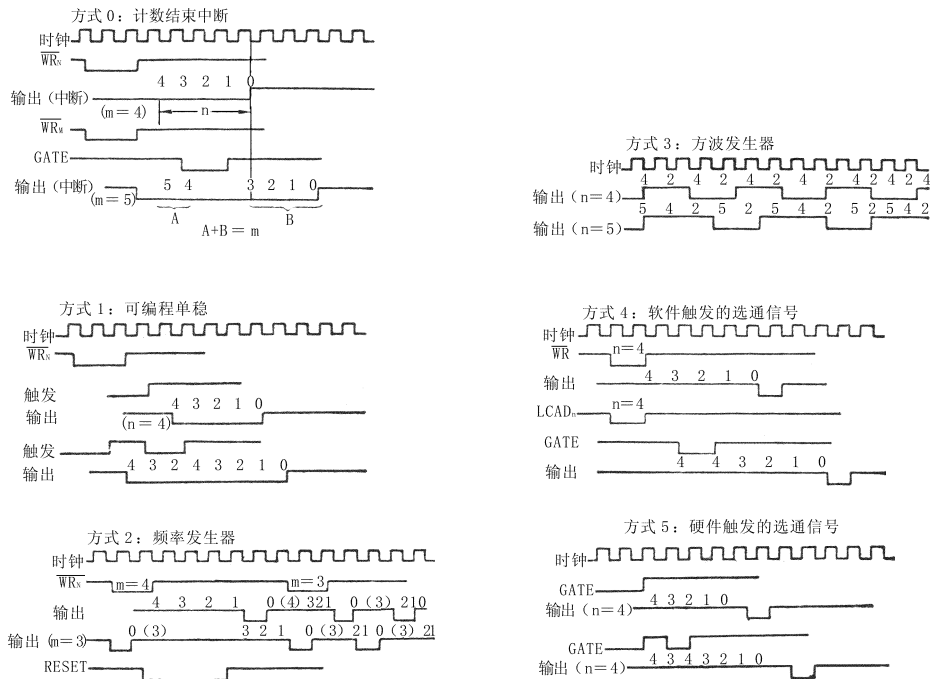


图 1-3-17 8253 的时序图

1-3-5 另一种编程格式

			A ₁	A ₀
No. 1		方式控制字 (计数器 n)	1	1
No. 2		方式控制字 (计数器 1)	1	1
No. 3		方式控制字 (计数器 2)	1	1
No. 4	LSB	计数寄存器字节 (计数器 1)	0	1
No. 5	MSB	计数寄存器字节 (计数器 1)	0	1
No. 6	LSB	计数寄存器字节 (计数器 2)	1	0
No. 7	MSB	计数寄存器字节 (计数器 2)	1	0
No. 8	LSB	计数寄存器字节 (计数器 0)	0	0
No. 9	MSB	计数寄存器字节 (计数器 0)	0	0

注：由于每个计数器的计数寄存器有专用地址，使得 8258 的编程任务变得很简单。

编程的实际顺序相当灵活，可按任何顺序选择计数器，写出方式控制字。例如，计数器 0 不一定非得是第一个，而计数器 2 也不一定是最后一个。每个计数器的方式控制字寄存器各自有独立的地址，所以它的装入过程是完全无关的 (SC₀, SC₁)。可是，将实际的计数值装入计数寄存器时，必须严格按照方式控制字 (RL₀RL₁) 中规定的顺序。计数器的计数寄存器装入过程则仍然与顺序无关。但是，要将计数值装入一个选定的计数寄存器时，必须装入方式控制字 (RL₀RL₁) 中所规定的字节数。一要装入计数寄存器的一个或两个字节不必跟在有关的方式控制字后。可以在装入方式控制字后任何时间装入它们。只要顺序装入规定个数的字节值就行了。

所有的计数器都是减法计数器。因此，装入计数寄存器的值实际上是递减的。计数寄存器全部装入“0”将产生最大计数值 (对于二进制而言为 216，对于二一十进制而言为 104)。在 0 方式中，装入完成之前不会开始新的计数过程。将根据方式控制字 (RL₀RL₁) 如何设定而确定接受两个字节中的一个，然后继续进行再启动操作。

2. 读操作 8253 所包含的逻辑电路将使程序员在不干扰实际计数过程的情况下很容易地读出计数器的值。第一种方法是：对选定的计数器执行简单的 I/O 读操作。通过控制接至 8253 的 A₀A₁ 输入信号，程序员就能够选择要读的计数器 (记住：不允许对方式寄存器执行读操作，A₀A₁=11)。使用这种方法时的唯一要求是，为了保证读出稳定的计数值。所选计数器的实际操作必须能被 GATE 输入禁止或者能被禁止时钟输入的外部逻辑所禁止。选中的计数器可提供的内容如下：

第一次 I/O 读出的是低字节 (LSB)；

第二次 I/O 读出高字节 (MSB)

出于 8253 的内部逻辑的安排，完成全部读出过程是绝对必要的。如果规定要读出两个字节，那么必须读出两个字节后才能向该计数器发出写命令。

读操作：

A ₁	A ₀	RD	
0	0	0	读计数器 No. 0
0	1	0	读计数器 No. 1
1	0	0	读计数器 No. 2
1	1	0	非法

3. 计数过程中的读出为了使程序负能够读出任一计数器的内容而不干扰计数操作。8253 包含有专门的内部逻辑。该内部逻辑电路能通过对方式寄存器执行简单的写命令来进行访问。当程序员想读出选定的计数器内容一时，可以将一个专用的代码装入方式寄存器。该代码能把当前计数值锁存到一个存贮寄存器，所以它的内容是一个准确而稳定的量。然后，程序员向所选计数器发出一个普通的读命令，是就可得到锁存的寄存器内容。

用于锁存计数值的方式寄存器

A₀A₁=11

D₇ D₆ D₅ D₄ D₃ D₂ D₁ D₀

SC_1 SC_0 0 0 × × × ×

$SC_1 \cdot SC_0$ —要锁存的计数器号

D_5D_4 —00 表示计数器锁存操作

×—任意

对这种计数器读出方式的限制条件与前一种方法相同。即应完成所规定的整个读出操作。这个命令对计数器的工作方式无影响。

MCS-85 时钟接口

MOS-85 时钟接口如图 1-3-18。如果用 8085 的时钟输出端驱动 8253-5 的时钟输入端，那么必须把频率降低到 2MHz 以下。

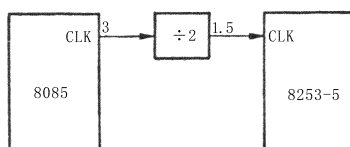


图 1-3-18 MCS-85 的时钟接口